

Reducing hardware connectivity failures in test yield at server testing

Lorenzo Alberto Proa Ochoa^{1*}, Manuel Román Piña Monarrez²

Resumen

La industria manufacturera en Ciudad Juárez enfrenta un reto crítico en el ensamblaje de servidores: un 5.9 % de fallas de conectividad en pruebas iniciales (Quick Test), afectando el *first-pass yield* y aumentando los tiempos de ciclo. Estas fallas se originan por variaciones en el asentamiento de componentes clave como RAM y tarjetas PCI, lo que genera retrabajos y costos adicionales. Este proyecto propone implementar un Diseño de Experimentos (DOE) de Taguchi Dinámico para optimizar el proceso de ensamblaje y lograr conexiones robustas, insensibles a factores de ruido como humedad, temperatura y variabilidad del operador. La metodología incluye modelar la calidad de la conexión (medida en bps) como respuesta dinámica, identificar factores de control (presión, tiempo de asentamiento, tipo de guante) y establecer configuraciones óptimas que reduzcan la tasa de fallas en al menos un 3 %. Se espera que el modelo proporcione estabilidad ante fluctuaciones ambientales, mejore la eficiencia del proceso y sirva como referencia para estandarizar prácticas en la manufactura de servidores de alta tecnología.

Palabras Clave

Diseño de Experimentos (DOE) – Método Taguchi – First-Pass Yield – Optimización de procesos

^{1,2}Departamento de Ingeniería Industrial y Manufactura, Universidad Autónoma de Ciudad Juárez, México.

***Autor de correspondencia:** al259293@alumnos.uacj.mx

Programa académico

Maestría en Ingeniería Industrial

Fecha de presentación

20 y 27 de noviembre de 2025

Financiamiento

SECIHTI (CVU 2158440)

Institución responsable del estudio

Universidad Autónoma de Ciudad Juárez

Eventos académicos

10.º Coloquio de Posgrados del IIT, 1.º Congreso Internacional de las Fronteras de las Ingenierías

Conflicto de interés

Sin conflicto de interés declarado

Referencias

1. Taguchi, G., Chowdhury, S., Taguchi, S., & Wu, Y. (2005). *Taguchi's Quality Engineering Handbook*. Hoboken, NJ, USA: John Wiley & Sons.
2. Roy, R. K. (2001). *A Primer on the Taguchi Method*. Dearborn, MI, USA: Society of Manufacturing Engineers.
3. Coombs Jr., C. (2008). *Printed Circuits Handbook: Design, Fabrication, and Assembly*. New York, NY, USA: McGraw-Hill.
4. Pecht, M. G. (Ed.). (2017). *Handbook of Electronic Package Design*. Boca Raton, FL, USA: CRC Press.
5. IPC. (2017). *IPC-A-610G: Acceptability of Electronic Assemblies*. Bannockburn, IL, USA: Association Connecting Electronics Industries.

CITACIÓN: Proa Ochoa, L.A., & Piña Monarrez, M.R. (2026). Reducing hardware connectivity failures in test yield at server testing [Fronteras de la Ingeniería y Transformación Tecnológica]. *Memorias Científicas y Tecnológicas*, 5(1), 42-43.

Reducing hardware connectivity failures in test yield at server testing

Departamento de Ingeniería Industrial y de Manufactura - Maestría en Ingeniería Industrial

Ing. Lorenzo Alberto Proa Ochoa
Dr. Manuel Román Piña Monarrez

RESUMEN

La fábrica de servidores Foxconn Ciudad Juárez enfrenta un desafío crítico: un 5.9% de fallas de conectividad de hardware en las pruebas de 'Quick Test' (QT), afectando el first-pass yield y los tiempos de ciclo. Estas fallas se originan en el proceso de ensamblaje por variaciones en el manejo y asentamiento de componentes. Este proyecto de maestría implementa un Diseño de Experimentos (DOE) de Taguchi Dinámico para abordar este problema.

La metodología se enfoca en modelar la calidad de la conexión (medida en bps) como una respuesta dinámica, con el objetivo de encontrar las configuraciones de proceso (factores de control) que hagan la conexión robusta e insensible a las variaciones ambientales (factores de ruido). Se espera una reducción de la tasa de falla de al menos 3%, optimizando la eficiencia del proceso mediante la ingeniería de calidad avanzada.

INTRODUCCIÓN

En Ciudad Juárez, la industria manufacturera particularmente el ensamblaje de componentes electrónicos en servidores juega un papel fundamental en la economía global al mantener varios sistemas en la nube por lo que mantener estándares de alta calidad y eficiencia es crucial.

En este contexto, las líneas de Foxconn Juárez enfrentan un desafío: 11,908 fallas de conectividad de hardware un 5.9 % de FR en las estaciones de pruebas durante 2025. estas fallas a raíz de la mala detección de componentes clave como la RAM o tarjetas PCI y requieren reasentamientos manuales, incrementan los tiempos de ciclo y reducen el 'first-pass yield'.

Este proyecto de abordará el problema mediante un **Diseño de Experimentos (DOE) de Taguchi Dinámico**. Esta metodología avanzada busca optimizar el proceso de ensamblaje para lograr una conectividad robusta, insusceptible a variaciones operacionales y ambientales.

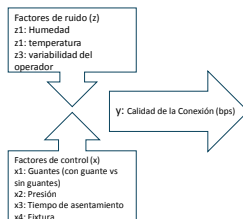


OBJETIVOS

Objetivo General: El DOE de Taguchi Dinámico permitirá identificar las configuraciones óptimas de los factores de control que aseguren una relación señal-respuesta estable y robusta, es decir, que la calidad de la conexión sea consistentemente alta y menos sensible a las inevitables fluctuaciones temporales de la humedad, temperatura y otras variables.

Objetivos Específicos:

- La fase de control implementará las condiciones óptimas identificadas por el DOE y establecerá un monitoreo continuo para asegurar la sostenibilidad y la robustez de las mejoras logradas en la calidad de la conectividad a lo largo del tiempo.



RESULTADOS ESPERADOS

- Reducción Drástica de la Tasa de Falla en al menos un 3% en el first pass yield.
- Optimización del Tiempo de Ciclo.



CONCLUSIONES

Se espera que el modelo generado mediante el DOE de Taguchi Dinámico sea una herramienta de ingeniería robusta y eficiente. Su valor no radicará únicamente en la reducción de fallas, sino en su capacidad para controlar y estabilizar el comportamiento de la conectividad, incluso ante la presencia de factores de ruido como las fluctuaciones de temperatura y humedad en la planta.

Este proyecto demostrará la aplicabilidad de metodologías avanzadas de diseño robusto en la manufactura de servidores de alta tecnología, generando un conocimiento clave para la estandarización de procesos que son inherentemente insensibles a la variabilidad del entorno de producción.

METODOLOGIA

El proyecto seguirá una serie de pasos para abordar la problemática identificada:

Paso 1: Identificación Detallada del Sistema y Variables:

- Producto y Proceso: Se identifica el producto clave como los servidores ensamblados y el proceso crítico para su evaluación es la primera estación de prueba.
- Salida: La calidad de la conectividad se medirá en Bps (bits por segundo).



Paso 2: Caracterización de la Variabilidad Temporal:

- La variable de respuesta (bps) no son estáticas, sino que presentan variaciones significativas a lo largo del tiempo y bajo distintas condiciones operativas y ambientales. Factores como: la humedad, temperatura y la presión ejercida durante el ensamble no son constantes, lo que puede inducir degradación o fluctuaciones en el rendimiento.

Paso 3: Modelado:

- Análisis y Experimentación: se utilizará un Diseño de Experimentos (DOE) de Taguchi Dinámico para modelar el comportamiento de la conectividad (bps) en función de la variación de factores de ruido (como la humedad y temperatura ambiente) y factores de control (como la presión de ensamble o el tipo de guante) a lo largo del tiempo.

$$\eta = 10 \cdot \log \left(\frac{\sigma^2}{\sigma^2} \right)$$

η : Relación Señal-Ruido la que busca maximizarse.

β : Pendiente de la relación señal-respuesta.

σ : Varianza del error (impacto del ruido).

BIBLIOGRAFÍA

- G. Taguchi, S. Chowdhury, S. Taguchi, and Y. Wu, Taguchi's Quality Engineering Handbook. Hoboken, NJ, USA: John Wiley & Sons, 2005.
- R. K. Roy, A Primer on the Taguchi Method. Dearborn, MI, USA: Society of Manufacturing Engineers, 2001.
- C. Coombs Jr., Printed Circuits Handbook: Design, Fabrication, and Assembly. New York, NY, USA: McGraw-Hill, 2008.
- M. G. Pecht, Ed., Handbook of Electronic Package Design. Boca Raton, FL, USA: CRC Press, 2017.
- IPC, IPC-A-610G: Acceptability of Electronic Assemblies. Bannockburn, IL, USA: Association Connecting Electronics Industries, 2017.